

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-216657

(43)公開日 平成6年(1994)8月5日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H 0 3 F	1/26	7350-5 J		
	3/45	B 7436-5 J		
H 0 3 G	3/20	C 7350-5 J		
	3/30	E 7350-5 J		
	5/16	C 9067-5 J		

審査請求 未請求 請求項の数4 FD (全 5 頁)

(21)出願番号 特願平5-254916

(22)出願日 平成5年(1993)9月16日

(31)優先権主張番号 92830497.1

(32)優先日 1992年9月16日

(33)優先権主張国 イタリア(IT)

(71)出願人 591011409

エッセヂエッセートムソン マイクロエレクトロニクスエッセ・エッレ・エッレ  
SGS-THOMSON MICROELECTRONICS SOCIETA A RESPONSABILITA LIMITATA

イタリア国 アグラテ・ブリアンツァ  
20041 ビア・チ・オリベッティ 2

(72)発明者 アンドレア・マリオ・オネッティ  
イタリア国 バヴィア 27100 ヴィア・カヴァロッティ 9

(74)代理人 弁理士 森 浩之

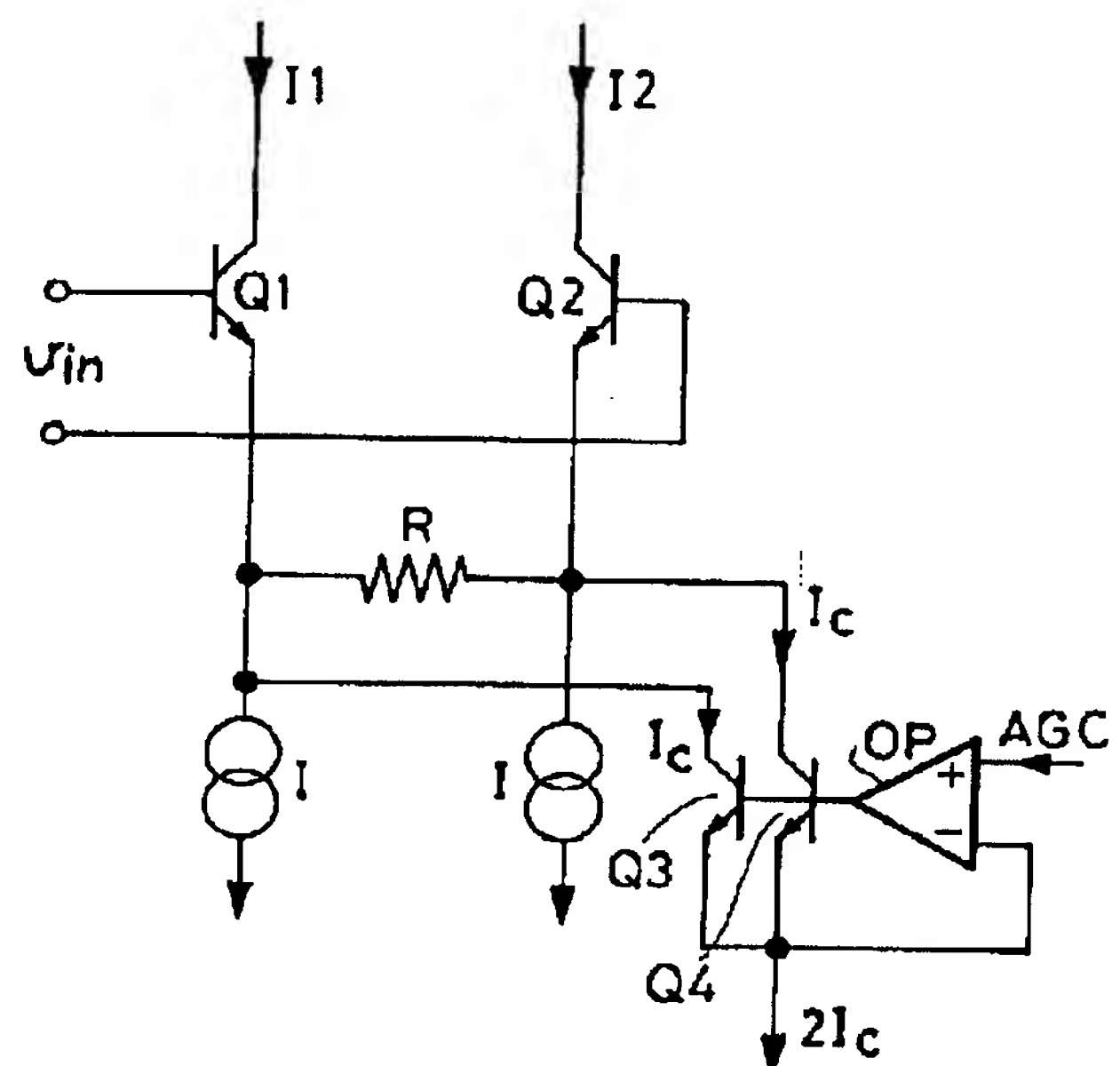
最終頁に続く

(54)【発明の名称】 入力シグナルの振幅により動的にコントロールされる差動相互コンダクタンス段

(57)【要約】

【目的】 増幅器の全ノイズ特性を改良するために、差動段の入力段へ供給されるシグナルの振幅を変化させてバイアス条件を修正するようにした差動相互コンダクタンス入力段を提供することが本発明の目的である。

【構成】 縮退抵抗Rを有する1対のトランジスタQ1及びQ2を含む差動段に、入力シグナル $v_{in}$ の振幅と反比例する量だけバイアス電流を減少させるための手段を設けた差動段。高入力動的特性を有する従来デバイスでは入力段により発生する高レベルのノイズを伴うが、本発明ではこれが解消される。



## 1

## 【特許請求の範囲】

【請求項1】 2本のサブライノード間のバイアス電流発振器と機能的に直列接続されかつそのトランジスタ対のそれぞれのソース又はエミッターミナル間に接続された共通縮退抵抗を有する1対の前記トランジスタを含んで成り、かつ該2個のトランジスタのそれぞれのコントロールターミナルを通して入力シグナルが印加される差動相互コンダクタンス段において、前記入力シグナルの振幅と反比例する量だけ前記バイアス電流を減少させるための手段を更に含んで成ることを特徴とする差動相互コンダクタンス段。

【請求項2】 前記手段が、それぞれ前記差動段の第1のブランチの第1の電流発振器と差動段の第2のブランチの第2の電流発振器間に機能的に接続された1対のトランジスタ、回路の共通グラウンドノード、及び前記トランジスタのコントロールターミナルに接続された少なくとも1個の出力と前記入力シグナルの振幅の表示であるシグナルが供給される入力に有する増幅器を含んで成る請求項1に記載の差動相互コンダクタンス段。

【請求項3】 2本のサブライノード間のバイアス電流発振器と機能的に直列接続されかつそのトランジスタ対のそれぞれのソース又はエミッターミナル間に接続された共通縮退抵抗を有する1対の前記トランジスタを含んで成り、かつ該2個のトランジスタのそれぞれのコントロールターミナルを通して入力シグナルが印加される差動相互コンダクタンス段において、前記入力シグナルの振幅に反比例する量だけ前記縮退抵抗の値を減少させられる手段を更に含んで成ることを特徴とする差動相互コンダクタンス段。

【請求項4】 前記縮退抵抗が直列接続された複数の抵抗から成り、前記手段が互いに異なる予備設定されたスレッシュホールド電圧を有しかつ第1のコンパレータから最後のコンパレータまでステップ的に減少しその入力に入力シグナルが供給される複数のコンパレータ、及び該複数のコンパレータのそして直列接続した前記複数の抵抗のそれぞれの抵抗に並列に機能的に接続されたそれぞれのコンパレータにより各々が駆動される複数のスイッチを含んで成る請求項3に記載の差動相互コンダクタンス段。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は差動増幅器に関し、より詳細には増幅器の全ノイズ特性を改良するために、差動段の入力段へ供給されるシグナルの振幅を変化させてバイアス条件を修正するようにした差動相互コンダクタンス入力段に関する。

## 【0002】

【従来技術及びその問題点】 1対のバイポーラ接合トランジスタで実現される差動相互コンダクタンス入力段が図1に示されている。該段のアドミタンスは  $g_m = 1 /$

## 2

Rで定義され、ここでRは図に示すようにエミッタ縮退抵抗を表す。差動回路の2個のブランチ中の電流間の差は  $1 / R \ll 1 / r_e = K T / I$  の条件が満足される限り、

$$\Delta I = (I_1 - I_2) = g_m v_{in} = 1 / R v_{in}$$

で与えられ、ここでKはボルツマン定数でTはケルビンの絶対温度である。

【0003】 このような入力段の動的特性つまり出力電流へクリップ効果を生じさせることなく差動段により取り扱われる入力シグナルの最大振幅は、エミッタ縮退抵抗Rとそれぞれの電流発振器により差動回路の両ブランチを流れるバイアス電流Iとの積に比例する。他方、このような相互コンダクタンス入力段により生成されるノイズを考慮すると、発生したノイズはバイアス電流Iのレベルだけでなく縮退抵抗Rの値にも正比例する。その結果、高入力動的特性は入力段により発生する比較的高いレベルのノイズを伴う。

## 【0004】

【発明の目的】 既知タイプの差動相互コンダクタンス段のこの欠点は、完全に除去することは實際上不可能でありかつ完全に除去されないとその効果は大きく減少し、本発明による回路はこの段のノイズの形を改良することを目的とする。

## 【0005】

【発明の構成】 基本的に本発明は、入力シグナルの振幅の関数として相互コンダクタンス入力段の動的特性を修正できる、つまり入力シグナルの振幅が減少したときに動作の動的範囲を減少させることのできる回路配置に関する。本発明の第1の態様によると、入力シグナルの振幅が減少するにつれて減少する段の動的特性に影響を与える因子は、専用電流発振器により差動回路の2個のブランチを通して流されるバイアス電流である。

【0006】 本発明の他の態様によると、入力シグナルの振幅が減少したときに減少する段の動的特性に影響を与える因子は、縮退抵抗の値である。通常、第1の態様は、自動ゲインコントロールループが既に存在し従って入力シグナルの振幅に比例するシグナルが既に例えばラジオのレシーバーとして利用されているシステム中で使用される相互コンダクタンス入力段のノイズ特性を改良するために特に適している。このタイプの用途では、AGCシグナルにより駆動される演算増幅器は、差動回路の2個のブランチを通るようにバイアス電流発振器により流される電流量を転換でき従って相互コンダクタンス入力差動段の2個のブランチを通るように実際に流される効果的なバイアス電流を減少させられる1対の「バイパス」トランジスタを駆動するために使用される。

【0007】 本発明の代替態様によると、縮退抵抗は必要に応じてそれぞれが直列から選択的に除外されるための分流スイッチを有する直列接続された複数の抵抗から構成されている。各分流スイッチは徐々に減少するスレ

## 3

しきしき値を有しかつ差動相互コンダクタンス段の入力に存在するシグナルの振幅を表すシグナルが供給される複数のコンパレータのそれぞれのコンパレータにより駆動される。これにより段の入力のシグナルの振幅が減少するとき1又は2以上の抵抗が直列から除外されて縮退抵抗の値従って段の動的特性をステップ的に減少させる。

【0008】両場合において、バイアス電流及び／又は縮退抵抗(R)の減少は入力段で発生するノイズも減少させる。これにより入力シグナルの振幅が最大設定値より小さくなったときはいつも、段により生成されるノイズのレベルが都合良く減少する。全体として本発明の入力段は顕著に減少したノイズの形を有する。本発明の異なる特徴及び利点が添付図面を参照して行う幾つかの態様の引き続く説明により更に明瞭になるであろう。

【0009】図1は、差動相互コンダクタンス段の基本的な回路ダイアグラムである。図2は、本発明の第1の態様によるコントロールされた動的特性を有する差動相互コンダクタンス段の基本的な回路ダイアグラムである。図3は、本発明の他の態様によるコントロールされた動的特性を有する差動相互コンダクタンス段の基本的な回路ダイアグラムである。図4は、本発明の動的コントロールされた相互コンダクタンス段を使用するアナログACシグナルコンプレッサ段の機能的ダイアグラムである。

## 【0010】

【最良の態様の説明】本発明の第1の態様が図2に機能的に示されている。簡略化のためにAGC(自動ゲインコントロール)シグナルがつまり差動相互コンダクタンス段の入力ノードに印加される入力シグナル $v_{in}$ の振幅に比例するシグナルが利用できると仮定する。AGCシグナルは例えばラジオのレシーバーのように極度に变化する振幅の増幅シグナル用に設計されたアナログ増幅器中に通常存在する。

【0011】この第1の態様によると、差動相互コンダクタンス段の動的特性をコントロールするための回路は、それぞれ差動回路(Q1及びQ2)の2個のブランチのバイアス電流の発振器I間に機能的に接続された1対のトランジスタQ3及びQ4と、共通グラウンドノード(仮想グラウンドノード)を含んで成っている。該「バイパス」トランジスタQ3及びQ4は、その第1の入力にAGCシグナルが供給される駆動バッファOPにより駆動される。実際にOP増幅器及び1対のトランジスタQ3及びQ4は電圧-電流変換回路を構成する。AGCシグナルのレベル(つまり入力シグナル $v_{in}$ の振幅)が減少すると、バイパストランジスタQ3及びQ4の「導電性」が増加しかつ差動回路の各ブランチのそれぞれの電流発振器により発生する電流Iから差し引かれるコントロール電流I<sub>c</sub>も増加する。これにより実際のバイパス電流従って相互コンダクタンス入力段の動作の

## 4

動的範囲が減少し従って入力シグナルの真の振幅にそれを適合させる。このようにバイパス電流のレベルを減少させることにより、入力段により発生するノイズのレベルの付随する減少が望み通りに達成される。

【0012】本発明の他の態様が図3に概略的に示されている。この代替態様によると、発生するノイズのレベル及び入力段の操作の動的範囲を減少させるために機能する因子は最早第1の態様のようなバイパス電流ではなく、共通エミッタ縮退抵抗Rの値である。これは、単一の縮退抵抗Rを、直列接続された複数の抵抗(R1、R2、R3及びR4)から構成される等価の接続と置換することにより得られる。直列の各単一抵抗には、より小さくなるようにされた異なったスレッシュホールドを機能的に有する複数のコンパレータに属するそれぞれのスレッシュホールドコンパレータ(C1、C2、C3及びC4)により駆動される分流スイッチ(S1、S2、S3及びS4)が装着されている。各スレッシュホールドは、それぞれの参照電圧( $V_{ref1}$ 、 $V_{ref2}$ 、 $V_{ref3}$ 及び $V_{ref4}$ )を各コンパレータの第1の入力に印加することにより設定される。コンパレータの他の入力には、入力シグナル $v_{in}$ の振幅に比例する振幅を有するシグナルが印加される。この場合入力シグナル $v_{in}$ の振幅が減少すると、第1のそしてその後に順番に他のコンパレータのトリガリングが起こり、これにより対応する分流スイッチを閉じかつ相互コンダクタンス段の縮退抵抗Rの効果的な値を漸進的に減少させる。これは発生するノイズのレベルだけでなく段の動作の動的範囲も望み通りに減少させる。

【0013】図3に示した例では、入力シグナル $v_{in}$ の振幅は、図3に示すように差動回路の2個のブランチ中を流れる電流I1及びI2用のミラーシステムをこの目的のために使用することによりノードAで生成する可変レベルのDC電圧として追跡する。勿論入力シグナル $v_{in}$ の振幅に比例するシグナルを生成させる他の方法や手段を使用してもよい。利用できるときはいつもAGCシグナルを使用できる。演算増幅器OPはノードAに存在するシグナルの関数として異なったスレッシュホールド(C1、C2、C3及びC4)を有する種々のコンパレータを駆動する。スイッチS1、S2、S3及びS4は、図示の通り同数の電界効果トランジスタにより構成することができる。

【0014】本発明の中心回路は、例えば入力シグナルの振幅に比例するDCシグナルを利用できるアナログコンプレッサのような自動ゲインコントロールが装着されたシステムで特に効果的に使用されかつ簡単に実行できる。本発明のコントロール回路を組み入れた変化する振幅のACシグナル用のアナログシグナルコンプレッション回路の機能的回路ダイアグラムが図4に示されている。この用途では、相互コンダクタンス、入力、差動段(Q1-Q2)中のバイパス電流のレベルへのコントロ



ールを行う回路が、演算増幅器OPAMP 2により構成された電圧-電圧変換器により及び1対のトランジスタQ3-Q4により実際に示され、これは図2に関して述べた回路と類似している。抵抗R<sub>g</sub>は回路の共通グラウンドノードへ向かう電流制限抵抗である。

【0015】AC入力シグナルのアナログコンプレッションの機能は、演算増幅器OPAMP 1、1対のコンパレータCOMP 1及びCOMP 2、論理ゲートOR及びコンデンサCとそれぞれ該コンデンサCのチャージ（アタック）及びディスチャージ（回収）用である抵抗R<sub>att</sub>及びR<sub>rec</sub>を含んで成るRC回路により行われる。論理ORゲートの出力シグナルとその値が電圧V<sub>2</sub>により調節される可変抵抗R\*により駆動されるスイッチS<sub>A</sub>は、図4に概略的に示したコンプレッサー回路の機能的ダイアグラムを完了させる。

【0016】低入力シグナル振幅の状態下で可変抵抗R\*の値は最大になり、従って段の電圧ゲインは $v_1/v_{in} = R_{*max}/R_{*min}$ で与えられる。更に、入力動的特性の取扱いに他の制限がなく、v<sub>1</sub>の振幅が増加して高いスレッシュホールド(V<sub>thH</sub>)より大きくなると、高い（「1」）振幅が論理ORゲートの出力で形成され、これはスイッチS<sub>A</sub>を閉じることによりRCグループを通る電圧V<sub>2</sub>の上昇を生じさせる。一般に、積R<sub>att</sub>C（アタックRCとしても参照される）により調節される電圧V<sub>2</sub>の立ち上がり時間定数（つまりCのチャージ）は電圧V<sub>2</sub>の下降時間定数（つまりCのディスチャージ）より大きく、これはORゲートの出力が低い（「0」）ときに積R<sub>rec</sub>C（回収RCとしても参照される）により与えられる。

【0017】どのような場合にも、抵抗R\*の減少する値従って演算増幅器OPAMP 1の出力で発生するシグナルv<sub>1</sub>の全体の減衰は電圧V<sub>2</sub>の上昇する値に対応する。従ってシステムは、2個のスレッシュホールド値V<sub>thH</sub>及びV<sub>thL</sub>間の差に等しい最大振幅にそれらをスケールダウンすることにより比較的大きいシグナルをコンプレッスする。

【0018】入力シグナルがバイアス電流Iとエミッタ

縮退抵抗R間の積より実質的に小さいピーク値を有すると仮定すると、これらの条件下では参照電圧V<sub>thH</sub> > IRであるためシグナルのクリッピングは起こらない。入力シグナルの振幅を増加させると、IR > V<sub>thH</sub>であるときに、電圧V<sub>2</sub>の増加が起こり、その結果相互コンダクタンス入力差動段の2個のブランチを通るバイアス電流も増加する。これは入力段の動作の動的特性を修正し（増加させ）、これによりそれを入力シグナルの増加したレベルに適合させる。入力シグナルが比較的小さい振幅を有すると所謂「テイル」電流が小さく従って入力段により発生したノードが減少すると言うことができる。入力シグナルの振幅が増加すると、発生するノイズだけでなくバイアス電流（テイル電流）も増加する。結論として、入力段の動作特性はそのノイズ特性に関するものに対して最適化される。本発明の回路がバイポーラ接合トランジスタとして形成されているとして説明してきたが、例えばMOS技術の電界効果トランジスタで回路を形成することも可能である。この場合にも本発明の回路配置は入力段のノイズ特性を改良する。

【図面の簡単な説明】

【図1】差動相互コンダクタンス段の基本的な回路ダイアグラム。

【図2】本発明の第1の態様によるコントロールされた動的特性を有する差動相互コンダクタンス段の基本的な回路ダイアグラム。

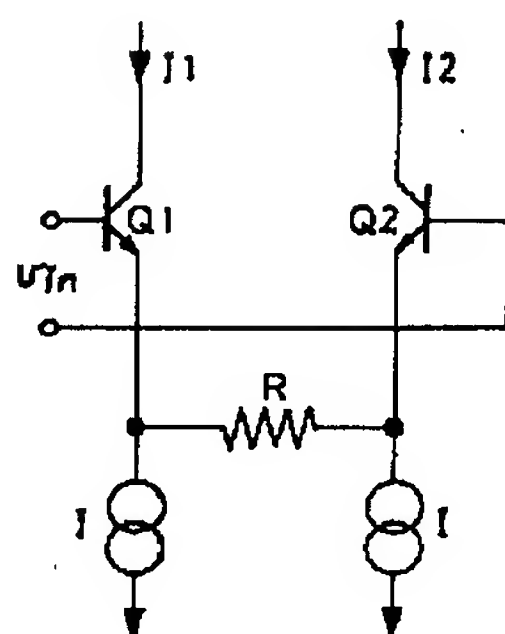
【図3】本発明の他の態様によるコントロールされた動的特性を有する差動相互コンダクタンス段の基本的な回路ダイアグラム。

【図4】本発明の動的コントロールされた相互コンダクタンス段を使用するアナログACシグナルコンプレッサーの機能的ダイアグラム。

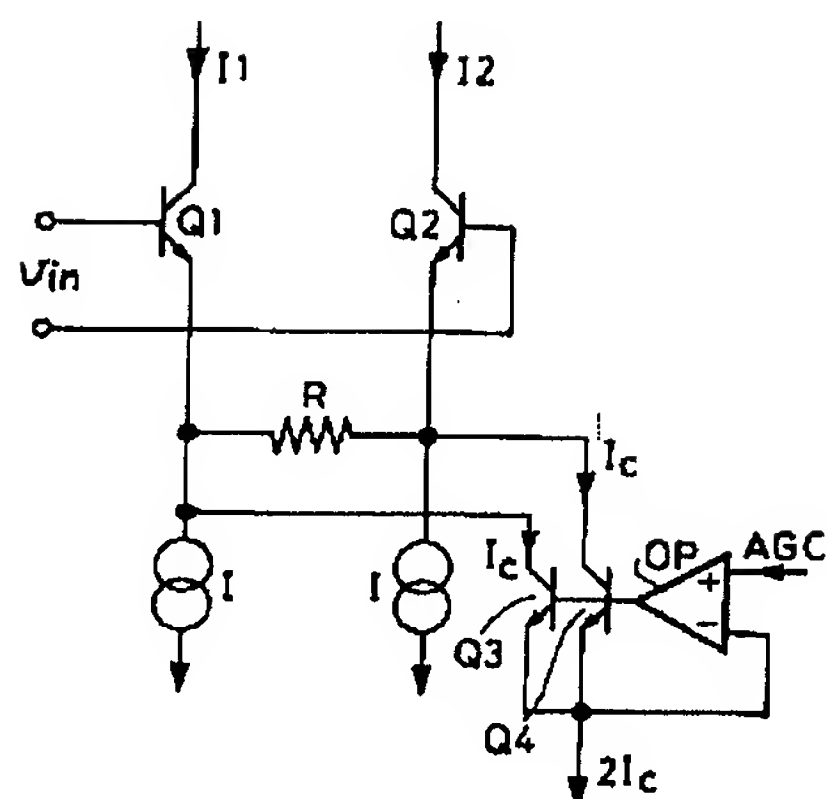
【符号の説明】

Q1、Q2、Q3、Q4・・・トランジスタ R・・・縮退抵抗 AGC・・・自動ゲインコントロール I・・・電流発振器 S・・・スイッチ C・・・コンデンサ OP・・・演算増幅器

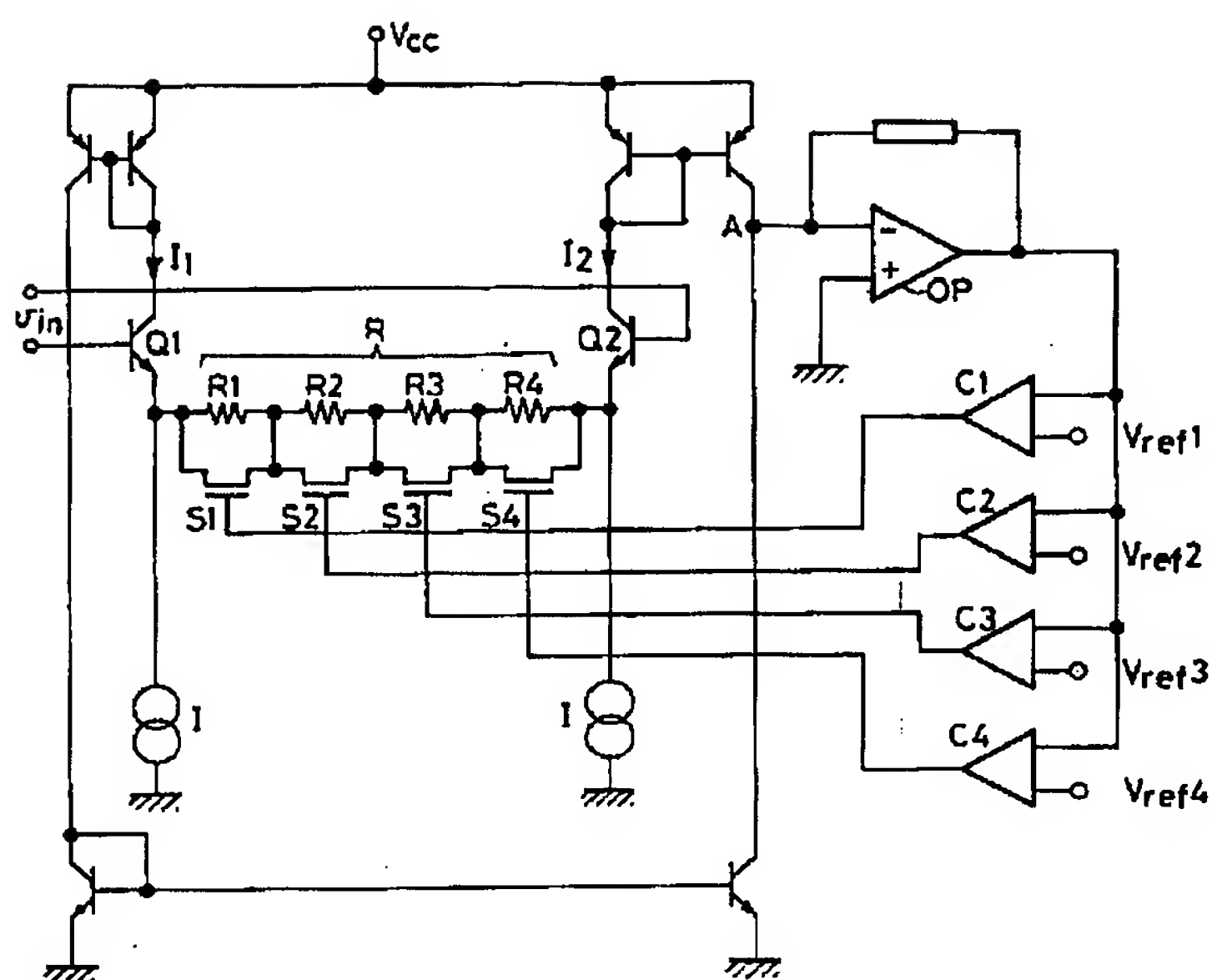
【図1】



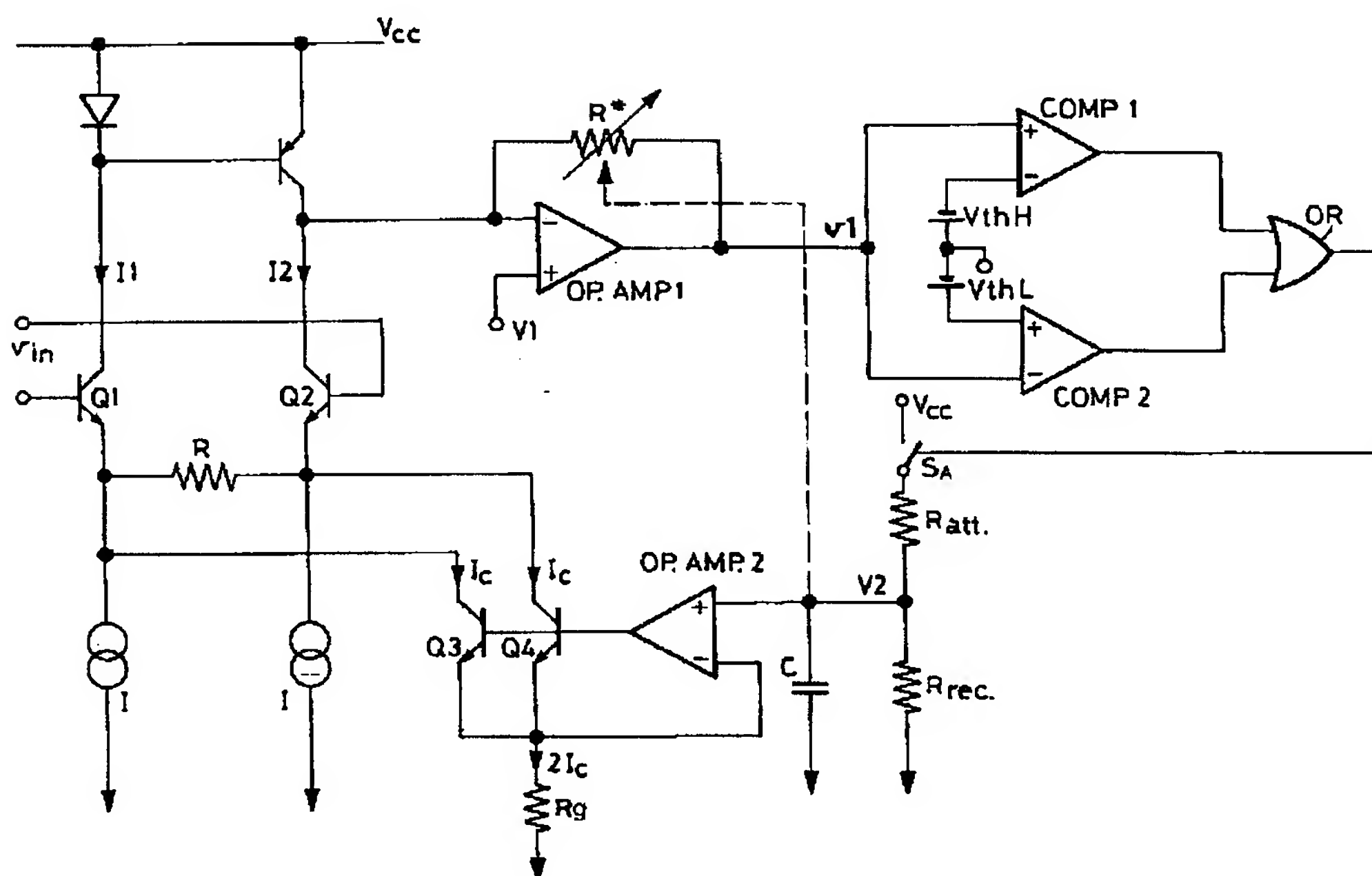
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 ドメニコ・ロッシ  
 イタリア国 チラヴェーニャ 27024 ヴ  
 ィア・ローマ 161